

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: **1020020047602 A**
 (43)Date of publication of application: **22.06.2002**

(21)Application number: **1020000076092**
 (22)Date of filing: **13.12.2000**

(71)Applicant: **LG.PHILIPS LCD CO., LTD.**
 (72)Inventor: **JANG, YUN GYEONG
 KIM, UNG GWON
 YOEN, DEOK CHEOL**

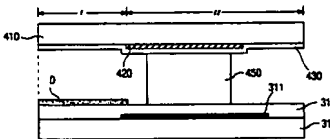
(51)Int. Cl **G02F 1/136**

(54) LIQUID CRYSTAL DISPLAY

(57) Abstract:

PURPOSE: A liquid crystal display is provided to improve adhesive strength between an overcoat layer and a substrate so as to prevent a seal pattern from being broken, thereby increasing aperture ratio.

CONSTITUTION: The first black matrix(311) is formed on the first substrate(310). An overcoat layer (313) covers red, green and blue color filters. The overcoat layer has a flat surface. A plurality of gate lines and data lines are formed on the overcoat layer and intersect each other. A thin film transistor connected to the gate lines and the data lines. A pixel electrode receives a signal from the thin film transistor. The second substrate(410) is placed above the first substrate, having a predetermined distance between the two substrates. The second black matrix (420) is formed on the inner side of the second substrate and placed at the marginal portion of the second substrate. A transparent electrode(430) is formed under the second black matrix and generates an electric field together with the pixel electrode. A seal pattern(450) is placed at the marginal portion between the first and second substrates and located corresponding to the first and second black matrices. A liquid crystal layer is filled inside the seal pattern between the first and second substrates.



copyright KIPO 2003

Legal Status

Date of request for an examination (20050819)
 Notification date of refusal decision (00000000)
 Final disposal of an application (registration)
 Date of final disposal of an application (20070430)
 Patent registration number ()
 Date of registration (00000000)

Number of opposition against the grant of a patent ()
Date of opposition against the grant of a patent (00000000)
Number of trial against decision to refuse ()
Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷ (11) 공개번호 특2002-0047602
G02F 1/136 (43) 공개일자 2002년06월22일

(21) 출원번호 10-2000-0076092
(22) 출원일자 2000년12월13일
(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지
(72) 발명자 김웅권
경기도군포시산본동1145세종아파트640-1204
연덕철
서울특별시송파구송파동118-31번지대중빌라303호
장운경
경기도군포시산본동금강아파트914-405
(74) 대리인 정원기

심사청구 : 없음

(54) 액정 표시 장치

요약

본 발명은 어레이 기판에 컬러 필터가 형성되어 있는 액정 표시 장치에 관한 것이다.

일반적인 액정 표시 장치는 컬러 필터 기판과 어레이 기판을 각각 형성하고 배치하는데, 이러한 배치 과정에서 발생하는 오정렬에 의한 빛샘을 방지하기 위해 블랙 매트릭스의 폭을 넓게 할 경우 개구율이 낮아지게 된다.

본 발명에서는 기판 위에 블랙 매트릭스와 컬러 필터를 형성하고 이어 기판 전면에 평탄화막을 형성한 다음, 그 위에 박막 트랜지스터를 형성함으로써, 컬러 필터가 박막 트랜지스터 하부에 위치하는 구조를 사용하여 액정 표시 장치의 개구율을 높이면서, 하부 기판에서 셀 패턴이 형성되는 위치에도 블랙 매트릭스가 형성되도록 하여 하부 기판과 평탄화막 사이의 접착력을 향상시킨다. 따라서, 셀 패턴 터짐 현상을 방지하고 액정 주입시 불량을 막을 수 있다.

대표도

도6

색인어

개구율, 컬러 필터, 셀 패턴, 블랙 매트릭스

명세서

도면의 간단한 설명

- 도 1은 일반적인 액정 표시 장치의 단면도.
- 도 2는 일반적인 액정 셀 공정을 도시한 흐름도.
- 도 3은 본 발명에 따른 액정 표시 장치의 평면도.
- 도 4는 본 발명에 따른 액정 표시 장치의 단면도.
- 도 5는 본 발명의 제 1 실시예를 도시한 것으로, 도 3에서 C-C 선을 따라 자른 단면도.
- 도 6은 본 발명의 제 2 실시예에 따른 액정 표시 장치의 단면도.
- 도 7a 및 도 7b는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 단면도.
- 도 8은 본 발명의 제 4 실시예에 따른 액정 표시 장치의 단면도.

도 9a 및 도 9b는 본 발명의 제 4 실시예에 따른 제 1 블랙 매트릭스를 도시한 평면도.

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 더욱 상세하게는 어레이 기판에 컬러 필터가 형성되어 있는 액정 표시 장치에 관한 것이다.

최근 정보화 사회로 시대가 급발전함에 따라 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판 표시장치(flat panel display)의 필요성이 대두되었는데, 그 중 색 재현성 등이 우수한 액정 표시 장치(liquid crystal display)가 활발하게 개발되고 있다.

일반적으로 액정 표시 장치는 전극이 각각 형성되어 있는 두 기판을 두 전극이 형성되어 있는 면이 마주 대하도록 배치하고 두 기판 사이에 액정 물질을 주입한 다음, 두 전극에 전압을 인가하여 생성되는 전기장에 의해 액정 분자를 움직이게 함으로써, 이에 따라 달라지는 빛의 투과율에 의해 화상을 표현하는 장치이다.

액정 표시 장치의 하부 기판은 화소 전극에 신호를 인가하기 위한 박막 트랜지스터를 포함하는 어레이 기판으로 박막을 형성하고 사진 식각하는 공정을 반복함으로써 이루어지고, 상부 기판은 컬러 필터를 포함하는 기판으로 컬러 필터는 적(R), 녹(G), 청(B)의 세 가지 색이 순차적으로 배열되어 있으며, 안료분산법이나 염색법, 전착법 등의 방법으로 제작된다.

이하, 첨부한 도면을 참조하여 일반적인 액정 표시 장치의 구조에 대하여 설명한다.

도 1은 일반적인 액정 표시 장치에 대한 단면도이다.

도 1에 도시한 바와 같이, 액정 표시 장치는 화상이 표현되는 제 1 영역(A)과 화상을 표현하기 위해 외부 구동회로와 연결되는 패드(도시하지 않음)가 위치하는 제 2 영역(B)으로 나누어진다.

제 1 영역(A)에서 하부의 어레이 기판은 투명한 제 1 기판(10) 위에 금속과 같은 도전 물질로 이루어진 게이트 전극(21)이 형성되어 있고, 그 위에 실리콘 질화막(SiN_x)이나 실리콘 산화막(SiO₂)으로 이루어진 게이트 절연막(30)이 게이트 전극(21)을 덮고 있다. 게이트 전극(21) 상부의 게이트 절연막(30) 위에는 비정질 실리콘으로 이루어진 액티브층(41)이 형성되어 있으며, 그 위에 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(51, 52)이 형성되어 있다.

오믹 콘택층(51, 52) 상부에는 금속과 같은 도전 물질로 이루어진 소스 및 드레인 전극(61, 62)이 형성되어 있는데, 소스 및 드레인 전극(61, 62)은 게이트 전극(21)과 함께 박막 트랜지스터(T)를 이룬다.

도시하지 않았지만, 게이트 전극(21)은 게이트 배선과 연결되어 있고, 소스 전극(61)은 데이터 배선과 연결되어 있으며, 게이트 배선과 데이터 배선은 서로 직교하여 화소 영역을 정의한다.

이어, 소스 및 드레인 전극(61, 62) 위에는 실리콘 질화막이나 실리콘 산화막 또는 유기 절연막으로 이루어진 보호층(70)이 형성되어 있으며, 보호층(70)은 드레인 전극(62)을 드러내는 콘택홀(71)을 가진다.

보호층(70) 상부의 화소 영역에는 투명 도전 물질로 이루어진 화소 전극(81)이 형성되어 있고, 화소 전극(81)은 콘택홀(71)을 통해 드레인 전극(62)과 연결되어 있다.

한편, 제 1 기판(10) 상부에는 제 1 기판(10)과 일정 간격을 가지고 이격되어 있으며 투명한 제 2 기판(110)이 배치되어 있고, 제 2 기판(110)의 안쪽면에는 블랙 매트릭스(121)가 박막 트랜지스터(T)와 대응되는 위치에 형성되어 있는데, 도시하지 않았지만 블랙 매트릭스(121)는 화소 전극(81) 이외의 부분도 덮고 있다. 블랙 매트릭스(121) 하부에는 컬러 필터(131)가 형성되어 있는데, 컬러 필터(131)는 적, 녹, 청의 색이 순차적으로 반복되어 있으며, 하나의 색이 하나의 화소 영역에 대응된다. 컬러 필터(131) 하부에는 투명한 도전 물질로 이루어진 공통 전극(141)이 형성되어 있다.

그리고, 두 기판(10, 110) 사이에는 액정층(150)이 주입되어 있다.

한편, 상부 기판(110)의 공통 전극(141)은 제 2 영역(B)까지 연장되어 형성되어 있고, 제 2 영역(B)의 하부 기판(10)과 상부 기판(110) 사이에는 액정 주입을 위한 갭을 형성하고 주입된 액정의 누설을 방지하는 씰 패턴(seal pattern)(160)이 형성되어 있다.

이러한 액정 표시 장치는 박막트랜지스터와 화소 전극이 배열된 하부의 어레이 기판을 제조하는 공정과 컬러 필터 및 공통 전극을 포함하는 상부의 컬러 필터 기판을 제조하는 공정, 그리고 제조된 두 기판의 배치와 액정 물질의 주입 및 봉지, 편광판 부착으로 이루어진 액정 셀(cell) 공정에 의해 형성된다.

도 2는 일반적인 액정 셀 제조 공정을 도시한 흐름도로서, 도 2를 참조하여 액정 셀 제조 공정에 대하여 간략히 설명한다.

먼저, 박막트랜지스터를 포함하는 하부의 박막트랜지스터 기판과 컬러 필터를 포함하는 상부의 컬러 필터 기판을 준비한다(st1).

박막트랜지스터 기판은 박막을 증착하고 패터닝하는 과정을 여러 회 반복함으로써 형성되며, 컬러 필터 기판은 각 컬러 필터를 구분하며 화소 영역 이외의 부분에서 발생하는 빛샘을 방지하기 위한 블랙 매트

릭스와 적(R), 녹(G), 청(B)의 컬러 필터 및 공통 전극을 순차적으로 형성함으로써 이루어진다.

이어, 각 기판에 액정 분자의 초기 배향 방향을 결정하기 위한 배향막을 형성한다(st2).

일반적으로 배향막에는 폴리이미드(polyimide) 계열의 유기물질이 주로 사용되고, 배향막을 배열시키는 방법으로는 러빙 방법이 이용된다.

다음, 두 기판 중 어느 하나의 기판에 씰 패턴(seal pattern)을 형성하는데(st3), 씰 패턴은 액정 주입을 위한 갭을 형성하고 주입된 액정의 누설을 방지하는 역할을 한다.

이어, 두 기판 중 어느 하나의 기판에 액정 표시 장치의 상부 기판과 하부 기판 사이의 간격을 정밀하고 균일하게 유지하기 위해 일정한 크기의 스페이서를 산포한다(st4).

다음, 액정 표시 장치의 두 기판 즉, 박막 트랜지스터 기판과 칼라 필터 기판을 배치하고 씰 패턴을 가압경화하여 합착한다(st5).

이어, 두 기판 사이에 액정을 주입한다(st6).

액정의 주입이 완료되면 셀의 주입구에서 액정이 흘러나오지 않도록 주입구를 봉합한다.

이와 같이 액정 셀을 제조하고 액정 셀의 외측에 각각 편광판을 부착한 후 구동회로를 연결하면 액정 패널이 완성된다.

그런데, 이때 화소 전극과 컬러 필터가 일대일 대응되도록 기판을 배치하는 과정에서 오정렬(misalign)이 발생하여 이후 액정 표시 장치의 구동시 빛샘과 같은 불량이 생길 수 있다. 이를 방지하기 위해 상부 기판의 블랙 매트릭스 폭을 넓게 형성할 수 있는데, 이러한 경우 액정 표시 장치의 개구율이 낮아지게 된다.

발명이 이루고자하는 기술적 과제

본 발명은 상기한 종래의 문제점을 해결하기 위하여 안출된 것으로, 본 발명의 목적은 개구율이 높으며 불량을 방지할 수 있는 액정 표시 장치용 어레이 기판 및 그 제조 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 목적을 달성하기 위한 액정 표시 장치에서는 제 1 기판 상에 제 1 블랙 매트릭스가 형성되어 있고, 그 위에 제 1 블랙 매트릭스 상부에서 경계를 이루며 적, 녹, 청의 색이 순차적으로 이루어진 컬러 필터 형성되어 있다. 컬러 필터 상부에는 평탄한 표면을 가지는 평탄화막이 형성되어 있으며, 그 위에 직교하는 다수의 게이트 배선과 데이터 배선이 형성되어 있다. 이어, 게이트 배선 및 데이터 배선과 연결되어 있는 박막 트랜지스터가 형성되어 있고, 박막 트랜지스터로부터 신호를 인가받는 화소 전극이 형성되어 있다. 제 1 기판 상부에는 제 1 기판과 일정 간격 이격되어 있는 제 2 기판이 있는데, 제 2 기판 안쪽면에는 박막 트랜지스터와 대응하는 부분 및 제 2 기판의 외곽부에 제 2 블랙 매트릭스가 형성되어 있다. 제 2 블랙 매트릭스 하부에는 화소 전극과 함께 전계를 생성하는 투명 전극이 형성되어 있으며, 제 1 기판과 제 2 기판 사이의 외곽부에는 제 1 및 제 2 블랙 매트릭스와 중첩하는 씰 패턴이 형성되어 있다. 제 1 및 제 2 기판 사이의 씰 패턴 안쪽에는 액정층이 주입되어 있다.

여기서, 씰 패턴과 중첩하는 제 1 블랙 매트릭스는 씰 패턴과 일부만 중첩할 수 있다.

또한, 씰 패턴과 중첩하는 제 1 블랙 매트릭스는 스트라이프 형태로 이루어질 수 있으며, 모자이크 패턴으로 이루어질 수도 있다.

한편, 본 발명에 따른 액정 표시 장치의 제조 방법에서는 제 1 기판을 구비하여 제 1 기판 상에 제 1 블랙 매트릭스를 형성한 후, 제 1 블랙 매트릭스 상부에서 경계를 이루며 적, 녹, 청의 색이 순차적으로 이루어진 컬러 필터를 형성한다. 이어, 컬러 필터 상부에 평탄한 표면을 가지는 평탄화막을 형성하고, 평탄화막 상부에 직교하는 다수의 게이트 배선과 데이터 배선을 형성한다. 다음, 게이트 배선 및 데이터 배선과 연결되어 있는 박막 트랜지스터를 형성하고 박막 트랜지스터와 연결되는 화소 전극을 형성한다. 다음, 제 2 기판을 구비하여 제 2 기판 상에 제 2 블랙 매트릭스를 형성한 후, 제 2 블랙 매트릭스 상부에 투명 전극을 형성한다. 이어, 제 1 기판과 제 2 기판 중 어느 하나의 기판 외곽부에 씰 패턴을 형성하고, 화소 전극이 형성된 제 1 기판과 투명 전극이 형성된 제 2 기판을 합착한 후, 제 1 및 제 2 기판 사이의 씰 패턴 안쪽에 액정을 주입한다. 여기서, 씰 패턴은 제 1 및 제 2 블랙 매트릭스와 중첩된다.

이때, 씰 패턴과 중첩하는 제 1 블랙 매트릭스는 씰 패턴과 일부만 중첩될 수 있다.

또한, 씰 패턴과 중첩하는 제 1 블랙 매트릭스는 스트라이프 형태로 이루어지거나 모자이크 패턴으로 이루어질 수도 있다.

이와 같이 본 발명에서는 컬러 필터가 박막 트랜지스터 하부에 위치하는 구조를 사용하여 액정 표시 장치의 개구율을 높이면서, 하부 기판에서 씰 패턴이 형성되는 위치에도 블랙 매트릭스가 형성되도록 하여 하부 기판과 평탄화막 사이의 접착력을 향상시킬 수 있다.

최근 액정 표시 장치의 오정렬을 방지하고 개구율을 향상시키기 위해 컬러 필터를 어레이 기판에 형성하는 방법이 제시되었다. 이때, 컬러 필터를 박막 트랜지스터 하부에 형성할 수 있는데, 이러한 구조를 박막 트랜지스터 온 컬러 필터(thin film transistor on color filter ; TOC) 구조라고 한다.

이하, 첨부한 도면을 참조하여 본 발명의 실시예에 따른 박막 트랜지스터 온 컬러 필터 구조의 액정 표

시 장치에 대하여 설명하기로 한다.

도 3은 본 발명에 따른 액정 표시 장치의 평면도이다.

도 3에 도시한 바와 같이, 액정 표시 장치는 제 1 및 제 2 영역(1, 11)이 정의된 하부 기판(210)과 상부 기판(220)으로 이루어진다. 제 1 영역(1)은 화상이 표현되는 부분으로, 도시하지 않았지만 하부 기판(210)의 제 1 영역(1)에는 화상을 표시하기 위한 소자인 박막 트랜지스터와 화소 전극 및 컬러 필터가 형성되어 있고, 제 2 영역(11)에는 외부의 구동회로와 연결되어 제 1 영역(1)의 소자에 화상 신호를 인가해 주는 패드(230)가 형성되어 있다. 상부 기판(220)의 제 1 영역(1)에는 블랙 매트릭스(도시하지 않음)와 공통 전극(도시하지 않음)이 형성되어 있는데, 블랙 매트릭스는 하부 기판(210)의 박막 트랜지스터와 대응하는 위치에 형성되어 있다. 또한, 블랙 매트릭스는 화상 표시 영역 이외에서 빛이 누설되는 것을 방지하기 위해 제 2 영역(11)에도 형성되어 제 1 영역(1)을 둘러싸고 있다. 상부 기판(220)은 하부 기판(210)보다 크기가 작아 하부 기판(210) 상에 형성되어 있는 패드(230)를 드러낸다. 한편, 상부 및 하부 기판(220, 210) 사이의 제 2 영역(11)에는 쉘 패턴(240)이 형성되어 있는데, 쉘 패턴(240)은 상부 기판(220)의 블랙 매트릭스와 중첩되어 있으며, 두 기판(210, 220) 사이의 쉘 패턴(240) 내부 즉, 제 1 영역(1)에는 액정층(도시하지 않음)이 주입되어 있다.

도 4는 본 발명의 실시예에 따른 액정 표시 장치의 단면도로서, 도 3의 제 1 영역에서 하나의 화소(pixel)에 해당하는 부분을 도시한 것이다.

도 4에 도시한 바와 같이, 투명한 제 1 기판(310) 위에 제 1 블랙 매트릭스(311)가 형성되어 있고, 그 위에 제 1 블랙 매트릭스(311) 상부에서 경계를 이루는 적(R), 녹(G), 청(B)의 칼라 필터(312)가 각각 형성되어 있다. 여기서, 제 1 블랙 매트릭스(311)는 빛을 차단할 수 있는 물질로 형성하면 되는데, 기판(310)과의 접착력이 좋은 금속 물질을 이용할 수도 있다.

이어, 칼라 필터(312) 상부에는 유기 물질로 이루어진 평탄화막(313)이 형성되어 있다. 여기서, 평탄화막(313)은 칼라 필터로 인한 단차를 없애고 이후 공정을 원활하게 하기 위한 것이다.

다음, 평탄화막(313) 상부에는 금속과 같은 도전 물질로 게이트 전극(321)이 형성되어 있는데, 게이트 전극(321)은 게이트 배선(도시하지 않음)과 연결되어 있다. 게이트 전극(310) 상부에는 실리콘 질화막이나 실리콘 산화막으로 이루어진 게이트 절연막(330)이 형성되어 게이트 전극(321)을 덮고 있다.

게이트 전극(321) 상부의 게이트 절연막(330) 위에는 비정질 실리콘으로 이루어진 액티브층(341)이 형성되어 있으며, 그 위에 불순물이 도핑된 비정질 실리콘으로 이루어진 오믹 콘택층(351, 352)이 형성되어 있다.

오믹 콘택층(351, 352) 상부에는 게이트 전극(321)을 중심으로 서로 마주 대하는 소스 및 드레인 전극(361, 362)이 형성되어 있으며, 소스 및 드레인 전극(361, 362)은 게이트 전극(321)과 함께 박막 트랜지스터를 이룬다. 소스 전극(361)은 게이트 배선과 직교하여 화소 영역을 정의하는 데이터 배선(도시하지 않음)과 연결되어 있다.

이어, 소스 및 드레인 전극(361, 362) 위에는 실리콘 질화막이나 실리콘 산화막 또는 유기절연막으로 이루어진 보호층(370)이 형성되어 있는데, 보호층(370)은 드레인 전극(362)을 드러내는 콘택홀(371)을 가진다.

다음, 투명 도전 물질로 이루어진 화소 전극(381)이 보호층(370) 상부의 화소 영역에 형성되어 있는데, 화소 전극(381)은 콘택홀(371)을 통해 드레인 전극(362)과 연결되어 있다.

한편, 제 1 기판(310) 상부에는 제 1 기판(310)과 일정 간격을 가지고 이격되어 있으며 투명한 제 2 기판(410)이 배치되어 있고, 제 2 기판(410)의 안쪽면에는 제 2 블랙 매트릭스(420)가 형성되어 있고, 그 하부에 투명 도전 물질로 이루어진 공통 전극(430)이 형성되어 있다. 여기서, 제 2 블랙 매트릭스(420)는 외부의 빛이 박막 트랜지스터의 채널로 들어가는 것을 차단하여 광전류(photo current)의 발생을 방지하는 것으로, 제 2 블랙 매트릭스(420)는 박막 트랜지스터에 대응하는 위치에만 형성할 수 있다.

그리고, 두 기판(310, 410) 사이에는 액정층(500)이 주입되어 있다.

도시하지 않았지만, 화소 전극(381) 및 보호층(370) 상부와 공통 전극(430) 하부에는 각각 배향막이 형성되어 있으며, 배향막은 일정한 방향으로 배열되어 있어 액정층(500)의 액정 분자들의 초기 배향을 결정한다.

이와 같이 본 발명에서는 컬러 필터를 하부 기판에 형성하므로 상부 기판과 하부 기판의 합착시 컬러 필터와 화소 전극의 오정렬이 발생하지 않으며, 상부 기판의 블랙 매트릭스는 박막 트랜지스터 상부에만 형성할 수 있으므로 액정 표시 장치의 개구율을 향상시킬 수 있다.

한편, 도 5는 도 3에서 C-C선을 따라 자른 단면에 해당하는 것으로, 쉘 패턴이 형성된 부분을 도시한 것이다.

도 5에 도시한 바와 같이, 하부 기판(310)의 전면에 평탄화막(313)이 형성되어 있고, 그 위의 제 1 영역(1)에는 화상을 표시하기 위한 소자(D)들이 형성되어 있다. 하부 기판(310)과 일정 간격을 가지고 배치되어 있는 상부 기판(410)의 제 2 영역(11) 하부에는 제 2 블랙 매트릭스(420)가 형성되어 있는데, 도시하지 않았지만 제 2 블랙 매트릭스(420)는 제 1 영역(1)에도 형성되어 있다. 제 2 블랙 매트릭스(420) 하부에는 기판(410) 전면에 걸쳐 공통 전극(430)이 형성되어 있다. 그리고, 상부 기판(410) 및 하부 기판(310) 사이의 제 2 영역(11)에는 쉘 패턴(450)이 형성되어 있어, 쉘 패턴(450)은 제 2 블랙 매트릭스(420)와 중첩한다.

그런데, 평탄화막(313)과 하부 기판(310)은 접착력이 좋지 않아서, 특히 접착력이 약한 하부 기판(310)과 평탄화막(313)의 바깥쪽 접촉 부분(도 5의 'E')으로 기체가 유입될 수 있다. 이는 평탄화막(313)과 하부 기판(310) 사이를 벌어지게 하거나, 평탄화막(313)과 하부 기판(310) 사이에 기포가 형성되도록 하

여, 쉘 패턴(450) 터짐을 유발한다. 이로 인해 이후 두 기판(310, 410) 사이에 액정을 주입할 때 불량이 발생하게 된다.

이러한 것을 방지하기 위해 본 발명의 제 2 실시예에서는 쉘 패턴 하부에 제 1 블랙 매트릭스를 형성한다.

도 6은 본 발명의 제 2 실시예를 도시한 단면도이다.

도 6에 도시한 바와 같이, 하부 기판(310)과 상부 기판(410)이 일정한 간격을 가지고 배치되어 있으며, 하부 기판(310)의 제 2 영역(11)에는 제 1 블랙 매트릭스(311)가 형성되어 있다. 그 위에 평탄화막(313)이 기판(310) 전면에 걸쳐 형성되어 있고, 평탄화막(313) 상부의 제 1 영역(1)에는 화상을 표시하기 위한 소자(0)들이 형성되어 있다. 하부 기판(310) 상부에는 일정 간격을 가지고 상부 기판(410)이 배치되어 있는데, 상부 기판(410)의 안쪽면 제 2 영역(11)에는 제 2 블랙 매트릭스(410)가 형성되어 있다. 그 하부에 기판(410) 전면에 걸쳐 형성되어 있는 공통 전극(430)이 있고, 제 2 영역(11)의 두 기판(310, 410) 사이에는 쉘 패턴(450)이 형성되어 제 1 및 제 2 블랙 매트릭스(311, 420)와 중첩되어 있다.

여기서, 제 1 블랙 매트릭스(311)는 금속 물질로 이루어지는데, 이는 기판(310)과의 접착력 뿐만 아니라 평탄화막(313)과의 접착력도 우수하다. 따라서, 기체가 하부 기판(310) 및 평탄화막(313)의 바깥쪽 접촉 부분을 통해 유입되더라도 기판(310)의 내부로 침투하는 것을 제 1 블랙 매트릭스(311)가 차단하여 쉘 패턴(450)의 터짐 현상을 막을 수 있고, 액정 주입시 불량을 방지할 수 있다.

한편, 도 6에서는 제 1 블랙 매트릭스(311)와 쉘 패턴(450)을 완전히 중첩되도록 형성하였으나, 일부만 중첩되도록 할 수도 있다.

이러한 본 발명의 제 3 실시예에 대하여 도 7a 및 도 7b에 도시하였다.

도 7a는 제 1 블랙 매트릭스(311)의 우측 일부와 쉘 패턴(450)의 좌측 일부가 중첩되도록 형성한 것을 도시하였고, 도 7b는 제 1 블랙 매트릭스(311)의 좌측 일부와 쉘 패턴(450)의 우측 일부가 중첩되도록 형성한 것을 도시하였다.

이어, 본 발명의 제 4 실시예에 따른 액정 표시 장치의 단면도를 도 8에 도시하였다.

도시한 바와 같이, 쉘 패턴(450)은 하부 기판(310)의 제 1 블랙 매트릭스(311) 및 상부 기판(410)의 제 2 블랙 매트릭스(420)와 중첩되어 있는데, 제 1 블랙 매트릭스(311)는 다수의 패턴으로 이루어져 있다. 이는 제 1 블랙 매트릭스(311)를 금속 물질로 형성하기 때문에, 제 1 블랙 매트릭스(311)와 제 1 영역(1)의 하부 기판(310)에 위치하는 박막 트랜지스터(도시하지 않음) 사이에 발생할 수 있는 기생용량(parasitic capacitance)을 감소시키기 위한 것으로, 제 1 블랙 매트릭스(311)는 다양한 형태로 이루어질 수 있다.

이러한 제 1 블랙 매트릭스(311)의 모양을 도 9a 및 도 9b에 도시하였는데, 도시한 바와 같이 제 1 블랙 매트릭스(311)는 스트라이프(stripe) 형태로 이루어질 수 있고, 또는 모자이크 패턴으로 이루어질 수도 있다.

본 발명은 상기한 실시예에 한정되지 아니하며, 본 발명의 정신을 벗어나지 않는 이상 다양한 변화와 변형이 가능하다.

발명의 효과

본 발명에 따른 액정 표시 장치에서는 컬러 필터를 박막 트랜지스터 하부에 형성하는 TOC 구조를 사용하여 액정 표시 장치의 개구율을 향상시키는데 있어서, 쉘 패턴이 형성되는 위치의 하부 기판에 블랙 매트릭스하고 그 위에 평탄화막을 형성하여 평탄화막과 기판과의 접착력을 향상시킴으로써, 쉘 패턴 터짐 현상을 방지하고 액정 주입시 불량을 막을 수 있다.

(57) 청구의 범위

청구항 1

제 1 기판;

상기 제 1 기판 상에 형성되어 있는 제 1 블랙 매트릭스;

상기 제 1 블랙 매트릭스 상부에서 경계를 이루며 적, 녹, 청의 색이 순차적으로 이루어진 컬러 필터;

상기 컬러 필터를 덮고 있으며 평탄한 표면을 가지는 평탄화막;

상기 평탄화막 상부에 형성되어 있으며 직교하는 다수의 게이트 배선과 데이터 배선;

상기 게이트 배선 및 데이터 배선과 연결되어 있는 박막 트랜지스터;

상기 박막 트랜지스터로부터 신호를 인가받는 화소 전극;

상기 제 1 기판 상부에 상기 제 1 기판과 일정 간격 이격되어 있는 제 2 기판;

상기 제 2 기판 안쪽면에 형성되어 있고, 상기 박막 트랜지스터와 대응하는 부분 및 상기 제 2 기판의 외곽부에 위치하는 제 2 블랙 매트릭스;

상기 제 2 블랙 매트릭스 하부에 형성되어 있고, 상기 화소 전극과 함께 전계를 생성하는 투명 전극;
 상기 제 1 기판과 상기 제 2 기판 사이의 외곽부에 위치하며, 상기 제 1 및 제 2 블랙 매트릭스와 중첩하는 실 패턴;
 상기 제 1 및 제 2 기판 사이의 상기 실 패턴 안쪽에 주입되어 있는 액정층을 포함하는 액정 표시 장치.

청구항 2

제 1 항에 있어서,
 상기 실 패턴과 중첩하는 상기 제 1 블랙 매트릭스는 상기 실 패턴과 일부만 중첩하는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1 항에 있어서,
 상기 실 패턴과 중첩하는 상기 제 1 블랙 매트릭스는 스트라이프 형태로 이루어진 액정 표시 장치.

청구항 4

제 1 항에 있어서,
 상기 실 패턴과 중첩하는 상기 제 1 블랙 매트릭스는 모자이크 패턴으로 이루어진 액정 표시 장치.

청구항 5

제 1 기판을 구비하는 단계;
 상기 제 1 기판 상에 제 1 블랙 매트릭스를 형성하는 단계;
 상기 제 1 블랙 매트릭스 상부에서 경계를 이루며 적, 녹, 청의 색이 순차적으로 이루어진 컬러 필터를 형성하는 단계;
 상기 컬러 필터 상부에 평탄한 표면을 가지는 평탄화막을 형성하는 단계;
 상기 평탄화막 상부에 직교하는 다수의 게이트 배선과 데이터 배선을 형성하는 단계;
 상기 게이트 배선 및 데이터 배선과 연결되어 있는 박막 트랜지스터를 형성하는 단계;
 상기 박막 트랜지스터와 연결되는 화소 전극을 형성하는 단계;
 제 2 기판을 구비하는 단계;
 상기 제 2 기판 상에 제 2 블랙 매트릭스를 형성하는 단계;
 상기 제 2 블랙 매트릭스 상부에 투명 전극을 형성하는 단계;
 상기 제 1 기판과 상기 제 2 기판 중 어느 하나의 기판 외곽부에 실 패턴을 형성하는 단계;
 상기 화소 전극이 형성된 제 1 기판과 상기 투명 전극이 형성된 제 2 기판을 합착하는 단계;
 상기 제 1 및 제 2 기판 사이의 상기 실 패턴 안쪽에 액정을 주입하는 단계를 포함하고,
 상기 실 패턴은 상기 제 1 및 제 2 블랙 매트릭스와 중첩되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 6

제 5 항에 있어서,
 상기 실 패턴과 중첩하는 상기 제 1 블랙 매트릭스는 상기 실 패턴과 일부만 중첩되도록 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 7

제 5 항에 있어서,
 상기 실 패턴과 중첩하는 상기 제 1 블랙 매트릭스는 스트라이프 형태로 이루어진 액정 표시 장치의 제

조 방법.

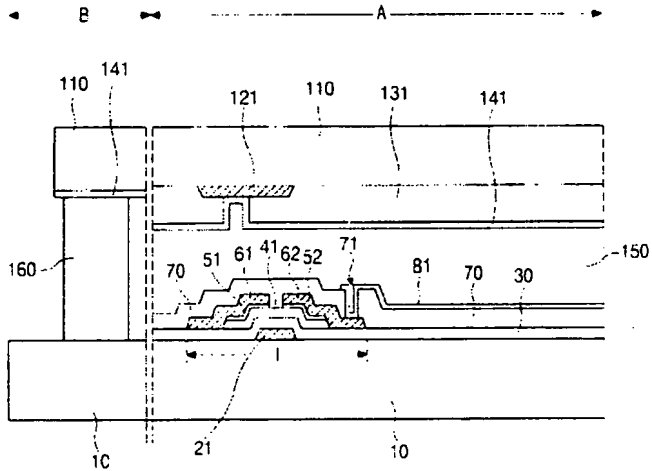
청구항 8

제 5 항에 있어서,

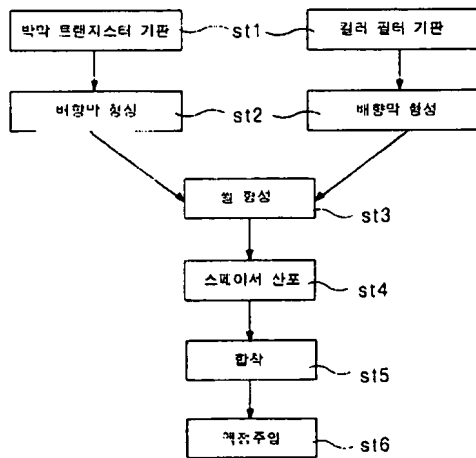
상기 셀 패턴과 중첩하는 상기 제 1 블랙 매트릭스는 모자이크 패턴으로 이루어진 액정 표시 장치의 제조 방법.

도면

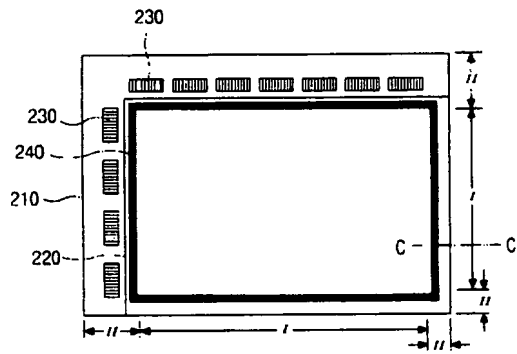
도면1



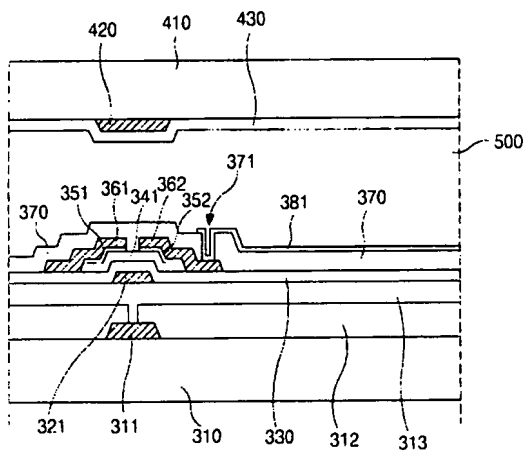
도면2



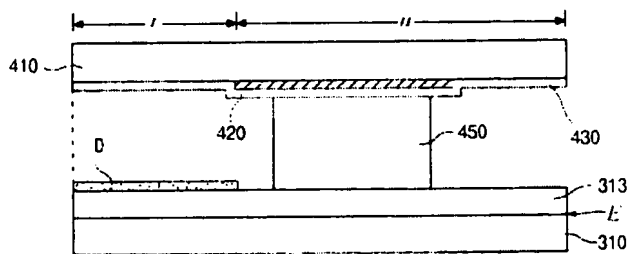
도면3



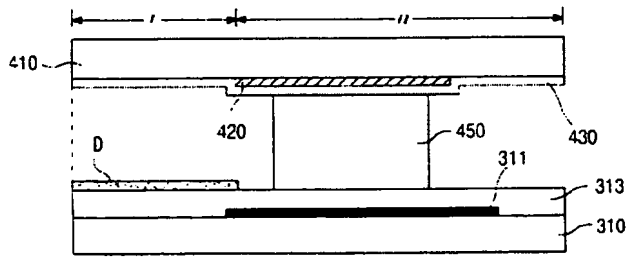
도면4



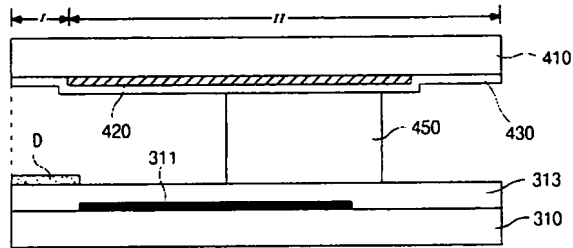
도면5



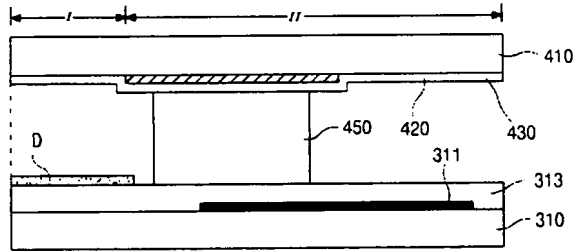
도면6



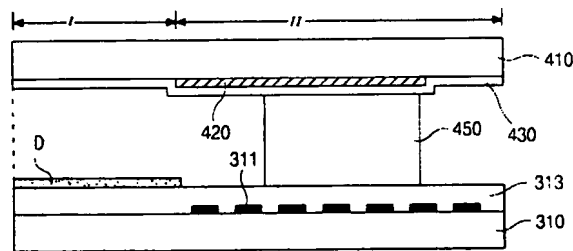
도면7a



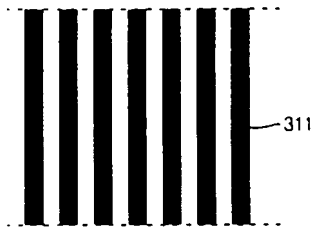
도면7b



도면8



도면9a



도면9b

